

一种多模式 SRAM 单粒子试验系统的设计与实现

郑宏超, 岳素格, 董攀, 陈莉明, 陈茂鑫

(北京微电子技术研究所, 北京 100076)

摘 要: 提出了一种基于 NIOS II 的异步 SRAM 单粒子效应检测系统, 用于评估抗辐射加固 SRAM 电路的抗单粒子效应能力。该检测系统可以对异步 SRAM 进行四种工作模式下的动态和静态检测, 利用该检测系统在重离子加速器上对一款异步 SRAM 进行了单粒子效应试验, 获得了 5 种离子的试验数据, 统计分析后得到了器件的单粒子翻转阈值、单粒子翻转饱和截面和单粒子翻转在轨错误率, 并与国外同款电路进行了对比, 最后依据试验结果给出了评估结论。

关键词: 存储器; 单粒子翻转; 嵌入式系统; 可编程逻辑门阵列

中图分类号: TP302.8

文献标识码: A

文章编号: 1000-7180(2014)09-0092-04

The Design and Realization of a Multi-Mode SRAM SEU TEST System

ZHENG Hong-chao, YUE Su-ge, DONG Pan, CHEN Lin-ming, CHEN Mao-xin

(Beijing Microelectronics Technology Institute, Beijing 100076, China)

Abstract: This paper presents a NIOS II-based Single Event Effects detection system of asynchronous SRAM, which is used to evaluate the single-event-effect capabilities of anti-radiation hardened SRAM circuit. The detection system can be used for dynamic and static testing of asynchronous SRAM in four operating mode. The experimental data of five kinds' ions are obtained under the heavy ion accelerator by using the detection system with one kind asynchronous SRAM. Single-event-upset threshold, saturated-cross-section and in-orbit-error-rate are taken by statistical analysis of the results, and the results are compared with the same circuit abroad. Based on these experiment results, the assessment conclusion of the device is given at last.

Key words: SRAM; SEU; NIOS II; FPGA

1 引言

随着半导体器件工艺的提高, 空间应用的抗辐射加固电路面临着越来越严重的单粒子效应威胁, 尤其是存储器件的单粒子翻转效应 (SEU), 将对空间系统设备带来致命的影响。因此, 如何准确地评价一款存储器的抗单粒子效应, 对于改进芯片设计、提升抗辐射加固性能, 具有重要的指导作用。

随机静态存储器 SRAM 是最常见的存储器件之一。SRAM 中一般包含有存储单元、地址译码电路、灵敏放大器及控制电路等关键模块, 其中存储单元对 SEU 最为敏感, 存储单元的 SEU 翻转将直接

造存储器错误, 因此存储单元是 SRAM 抗辐射加固设计和测试的重点^[1], SRAM 单粒子效应测试系统的主要测试内容就是测试存储单元的 SEU 效应^[2-3], 并以此来衡量和评价一款 SRAM 器件抗单粒子性能的好坏^[4]。

现场可编程逻辑门阵列 (FPGA) 具有功能强大、可反复编程、开发工具智能化等特点。新一代 FPGA 集成了中央处理器内核, 在一片 FPGA 上进行软硬件设计, 实现片上可编程系统 (SOPC)。NIOS II 是 ALTERA 公司开发的 32 位 RISC 嵌入式 CPU 内核^[5-6], 可以在 ALTERA 公司 FPGA 上实现嵌入式系统, 配置和使用十分灵活方便, 适合于快

速搭建嵌入式测试系统用于单粒子效应测试。

本文提出一种基于 NIOS II 的异步 SRAM 单粒子效应检测系统.该系统可以考核异步 SRAM 的抗单粒子效应性能,获取异步 SRAM 的单粒子翻转阈值和单粒子翻转截面,同时检测 SRAM 是否发生单粒子门锁.系统基于 NIOS II 开发电路板实现,同时利用上位机的控制程序来进行控制。

2 系统结构

基于 NIOS II 的异步 SRAM 单粒子效应检测系统由测试电路板和 2 台上位机组成.上位机 PC2 内含有控制程序通过串口线与测试电路板相连,试验环境外的 PC1 通过网线对试验环境内的 PC2 进行远程控制.整个系统的结构原理图如图 1 所示。

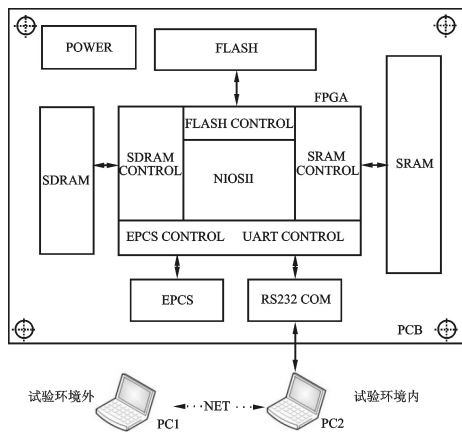


图 1 检测系统结构图

测试电路板上含有 FPGA、SDRAM、FLASH、EPCS、RS232 串口、电源模块和待测 SRAM.其中 FPGA 采用 Altera 公司的 Cyclone-EP1C6Q240C8,内部包含了一个 NIOS-II 的 CPU 软核、SDRAM、FLASH、EPCS、UART、待测 SRAM 的控制器. NIOS-II 的 CPU 采用经济型结构,主频 50 MHz,1 级流水线、逻辑资源少于 700 个逻辑单元(LE);SDRAM 采用 HY 公司的 HY57V28322DT7 型电路,为一款 4 块 1 M×16 位的动态存储器,用作系统内存使用;FLASH 采用 INTEL 公司的 28F320J3A 型电路,为一款 128k×32 位的 NOR 型闪存,用作存储系统应用程序来使用;EPCS 为 Altera 公司的 EPCS1N 型电可擦除存储器,用来存放 FPGA 的结构码流;UART 串口采用 RS232 协议芯片 MAX3232,用来接收上位机指令并实时发送测试结果给上位机.待测 SRAM 为一款 0.18 μm 的抗辐射加固异步 128k×32 位型异步静态随机存储器,最高异步存取时间 20 ns,其内核电压为 1.8 V,IO 端口电压为 3.3 V,CMOS 兼容输入输出电平,双向三态数据总线结构。

待测 SRAM 与电路板上其他器件分开供电,其他器件通过电路板上的 DC/DC 电源模块由外部电源进行电平转换供电.待测 SRAM 的两路电源(IO 端口 3.3 V,内核 1.8 V),由一台安捷伦 6705 型高精度程控直流电源分析仪在电路板外部单独提供,通过上位机的控制程序实现远程电源控制,并实时监控工作电流.一旦发现电流异常超标,系统可以迅速断电,并保存电流跳变值的变化情况。

3 测试流程

基于 NIOS II 的异步 SRAM 单粒子效应检测系统的测试流程如图 2 所示。

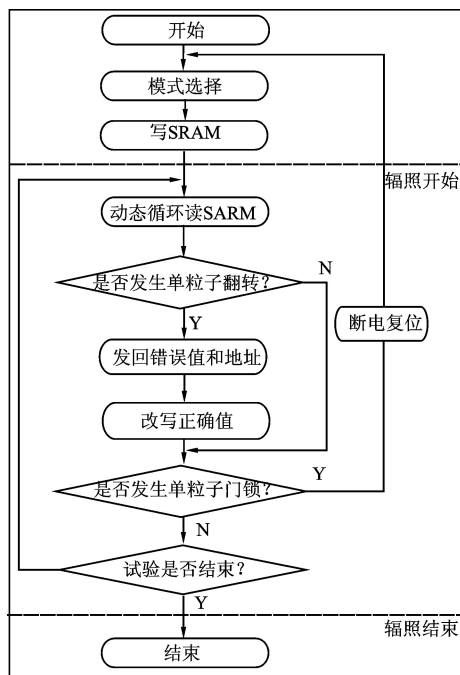


图 2 异步 SRAM 单粒子效应检测系统的测试流程图

首先由上位机选择测试模式,并写入 SRAM 中,然后开始辐照,动态循环读取 SRAM 数据,并进行单粒子翻转和单粒子门锁检测,将错误值和错误地址发回上位机,并改写正确值,如果发生单粒子门锁,则断电复位,否则辐照完规定剂量结束试验.系统的软件部分由 FPGA 上的 NIOS II 应用程序和上位机控制程序组成,其中 NIOS II 应用程序在 NIOS IDE 软件上利用 C 语言编写,编译后下载到 FLASH 上,上位机控制程序为一段在 VS2008 软件上利用 C# 语言编写。

3.1 统模式选择

测试系统接收上位机通过串口发来的模式指令,执行相应的状态程序.模式命令共有六种,命令字 MODE 为 3 位码,具体指令说明如表 1 所示。

表 1 模式指令码说明表

MODE	功能	说明
000	复位	RST 端置低 1 s 再置高
001	写“0”	全写 0x00000000
011	写“F”	全写 0xFFFFFFFF
101	写“5”	全写 0x55555555
111	写“A”	全写 0xAAAAAAAA
100	循环读	循环读取每个地址并判断

根据上位机发来的指令,首先对检测系统进行复位,RST 复位端先置低再置高,错误数统计计数器清零,再根据发来的命令字 MODE 数值,分别对应 4 种测试模式,相应地往 SRAM 的全部地址上写入“0”、“F”、“5”、“A”值,四种测试模式的意义在于测试不同类型数据的 0→1 翻转和 1→0 翻转情况,待 SRAM 中全部写入完毕后,辐照试验开始。

3.2 单粒子效应检测

上位机通过串口发送命令字 MODE=100,检测系统执行循环读指令,地址逐位增加并循环,将每个地址上的数据取出并与写入的数值进行比较,如果比较不一致,则定义为发生一次单粒子翻转(SEU),发送错误值和错误地址给上位机,并在该地址上重新写入正确的值。统计发生单粒子翻转的次数,翻转错误值根据 0→1 和 1→0 翻转归为两类。

试验过程实时监测待测器件的电流,通过程控电源 Agilent 6705 实时保存电流数据。如果测得电流超过正常电流 3 倍以上,定义为发生一次单粒子门锁(SEL),同时断电复位,重新开始进行模式选择和测试。

3.3 SRAM 控制器的实现

检测系统中的 SRAM 控制器采用 Altera 公司 SOPC Builder 的自定义存储控制器的方式来实现^[7-9],采用 AVALON 总线连接 NIOS II 处理器和 SRAM 外设,使得处理器可以进行直接存储器访问(DMA)传输。由于 SRAM 与 AVALON 总线同步,无需握手应答机制,简化了总线的时序行为,同时地址、数据和控制信号使用分离专用的端口,因此 SRAM 不需要识别地址总线周期和数据总线周期,方便了对 SRAM 进行直接控制。

SRAM 控制器的读写控制时序如图 3 所示,

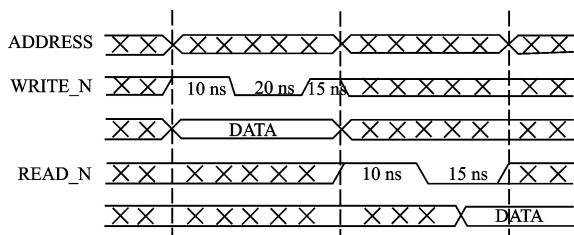


图 3 SRAM 控制器的读写控制时序图

写/读操作的建立时间设置为 10 ns,保持时间设置为 15 ns,数据写入等待时间设置为 20 ns,地址线宽设置为 17 位,数据线宽设置为 32 位,采用 AVALON 从端口传输模式(slave-avalon)。

4 试验结果与分析

利用本系统在兰州中科院近代物理研究所的回旋加速器 HIRFL 国家实验室和北京中国原子能科学研究所的 HI-13 串行加速器重点实验室进行了 5 次 SRAM 的抗单粒子效应试验,考核了被测 SRAM 器件的抗单粒子效应性能,获得了相应的单粒子翻转等试验数据,试验电路板如图 4 所示,所采用的辐照离子如表 2 所示。



图 4 单粒子效应试验电路板(HIRFL 加速器试验)

表 2 单粒子效应使用离子

加速器	离子	能量/ MeV	Si 中 LET 值/ (MeV * cm ² /mg)	Si 中射程/ μm
HI-13	Cl	145	13.6	41.2
	Ti	184	21.3	37.7
	Cu	220	32.5	31.5
	Br	220	42.0	30.4
HIRFL	Bi	1 985	91.2	101.4

由于单粒子试验机时有限,仅对 SRAM 的“0”、“F”、“5”三种模式进行测试。试验按照航天行业标准 QJ 10005-2008《宇航用半导体器件重粒子单粒子效应试验指南》进行,电路样品数量共 3 只,工作电压为正常电压低偏 10%(IO 端口电压 2.97 V,内核电压 1.62 V),每种离子下每只电路的辐照注量均大于 1.0E+7 个/cm²,注量率选择 1.0E+4 个·s⁻¹·cm⁻²,经过 5 种离子的辐照试验,获得了待测 SRAM 的单粒子翻转情况,试验中没有发现单粒子门锁(SEL)现象,将三种模式下电路的单粒子翻转截面与 LET 关系曲线画在一张图上,在 ORIGIN 软件中进行了威布尔曲线拟合,得到了三种测试模式下的单粒子饱和翻转截面 σ_{sat} 与翻转阈值 LET_{th} ,如图 5 所示。

从图5中可以看出,“5”模式的饱和翻转截面约为“0”模式和“F”模式的1.5倍,相应的“5”模式下单粒子翻转阈值 LET_{th} 也比其他两种模式要小,表明在“5”模式下,存储器更容易出现单粒子翻转,为最恶劣的工作模式。同时还注意到每种离子的“F”模式下单粒子翻转饱和截面大于“0”模式,表明该电路对“1→0”的翻转比“0→1”更为敏感。

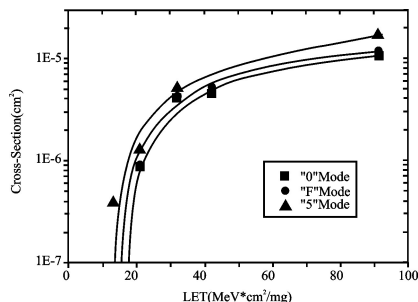


图5 单粒子翻转截面与LET关系曲线

取单粒子饱和截面的10%所对应的LET作为单粒子翻转阈值 LET_{th} ,利用SPACE RADIATION软件,计算GEO轨道下的单粒子翻转在轨错误率,辐射环境选取Adams 90%最坏情况,3 mm等效Al屏蔽。饱和截面 σ_{sat} 、翻转阈值 LET_{th} 和在轨错误率的数据如表3中所列。作为对比,国外Aeroflex公司生产的0.18 μm 工艺的抗辐射加固16 MB型SRAM的试验数据也列在表3中,从表中可以看出,本文试验电路的抗单粒子翻转能力优于国外同类SRAM电路约3个数量级。

表3 三种模式的翻转阈值、饱和截面和在轨错误率数据

模式	LET 翻转阈值/ (MeV * cm ² /mg)	位饱和和翻转截面/ (cm ² /bit)	在轨错误率/ (次 * bit ⁻¹ * day ⁻¹)
“0”模式	22	2.5E-12	3.1E-12
“F”模式	20	2.7E-12	3.8E-12
“5”模式	19	3.9E-12	6.2E-12
Aeroflex	11	6.8E-08	>1E-09

5 结束语

本文提出了一种基于NIOS II的异步SRAM单粒子效应检测系统,与一般器件的检测系统相比,该系统的测试模式更加丰富、使用更加方便、评估更加准确,可以更加完整地考核异步SRAM的抗单粒子效应性能。利用该系统对一款0.18 μm 的抗辐射加固SRAM器件进行了抗单粒子效应试验,获得在三种工作模式下5种离子的单粒子翻转数据,对试验数据进行分析后,得到了单粒子翻转阈值、单粒子

翻转饱和截面和单粒子翻转在轨错误率数据,评估了待测SRAM器件的抗单粒子效应性能。

参考文献:

- [1] Hansen D L, Jobe K, Whittington J, et al. Correlation of prediction to on-orbit SEU performance for a commercial 0.25- μm CMOS SRAM[J]. IEEE Transactions On Nuclear Science, 2007, 54(6): 2525-2533.
- [2] Harboe-Sørensen R, Poivey C, M. Poizat, et al. The technology demonstration module on-board PROBA-II [J]. IEEE transactions on nuclear science, 2011, 58(3): 1001-1007.
- [3] R Harboe-Sørensen Member, H Kettunen, S Duzellier, et al. From the reference SEU monitor to the technology demonstration module on-board PROBA-II [J]. IEEE TRANSACTIONS ON NUCLEAR SCIENCE, 2008, 55(6): 3082-3087.
- [4] R. Harboe-Sorensen, F.-X. Guerre and A. Roseng, design [C] // RADEXS 2005 proceedings, France: IEEE, 2005: 1-7.
- [5] 陈庆伟, 高金山, 王亚庭, 等. 基于NIOS II的CPU调试系统设计技术研究[J]. 微电子学与计算机, 2008, 25(55): 99-104.
- [6] 吴志刚, 李丽, 李伟, 等. 基于SOPC技术的USB2.0设备实现[J]. 微电子学与计算机, 2009, 26(6): 235-238.
- [7] 吕游, 陈文艺. 基于NIOS II的SOPC中存储器型外设接口的设计[J]. 电子元器件应用, 2010, 12(2): 59-62.
- [8] 方苗, 陈泽文, 彭澄廉. SOPC设计中的用户自定义逻辑[J]. 计算机工程与设计, 2004, 30(17): 42-44.
- [9] 孙恺, 程世恒. NIOS II系统开发设计与应用实例[M]. 北京: 北京航空航天大学出版社, 2007.

作者简介:



郑宏超 男, (1983-), 硕士, 工程师。研究方向为微电子抗辐射评估/试验技术, 单粒子仿真技术, 嵌入式测试系统。

岳素格 女, 研究员, 硕士研究生导师。研究方向为抗辐射加固设计和验证技术。

董攀 男, 硕士, 助理工程师。研究方向为抗辐射试验技术、嵌入式测试系统。

陈莉明 女, 硕士, 工程师。研究方向为抗辐射试验技术。

陈茂鑫 男, 硕士研究生。研究方向为抗辐射试验技术、激光模拟单粒子技术。